

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 01-148061

(43)Date of publication of application : 09.06.1989

(51)Int.Cl.

H02M 3/155

H02M 3/28

(21)Application number : 62-304102

(71)Applicant : FUJI ELECTRIC CO LTD

(22)Date of filing : 01.12.1987

(72)Inventor : FURUTA MASAMI

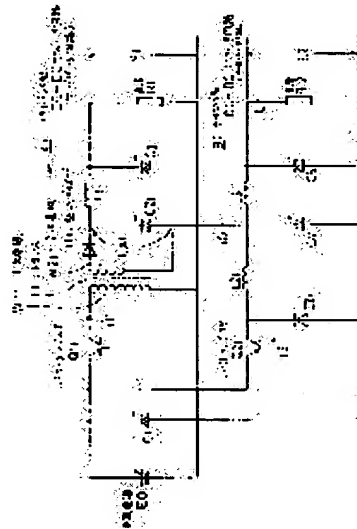
(54) MULTIOUTPUT DC-DC CONVERTER

(57)Abstract:

PURPOSE: To reduce the cost of an apparatus and to miniaturize the apparatus by supplying a load with a superposed voltage of the output voltages of a flyback circuit and a chopper circuit.

CONSTITUTION: A DC output voltage E1 supplied to the load RL1 of a flyback circuit A1 is $E1 \approx E2 + EA1$, and an energy shared to a transformer T1 and a transistor Q11 out of an energy given to the load RL1 is not more than that corresponding to a DC output voltage EA1.

Therefore, a transistor current i11 becomes smaller and a power transistor Q11 may be of a small capacity. On the other hand, an energy corresponding to the DC output voltage E2 is shared to a transistor Q21 and a smoothing reactor L21 of a chopper circuit B. The current i21 of the transistor Q21 is $i21 \approx iO + iL$ and flows as a square-wave current equivalent to a load current iL. Consequently, the current is not a triangular-wave current as in the case of the flyback circuit A1, and a transistor with a low rated power may be used as the power transistor Q21.



LEGAL STATUS

[Date of request for examination]

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's

decision of rejection]

[Date of extinction of right]

Copyright (C); 1998,2003 Japan Patent Office

⑩ 日本国特許庁(JP)

⑪ 特許出願公開

⑫ 公開特許公報(A)

平1-148061

⑬ Int.Cl.⁴

H 02 M 3/155
3/28

識別記号

庁内整理番号

W-7829-5H
W-7829-5H

⑭ 公開 平成1年(1989)6月9日

審査請求 未請求 発明の数 1 (全4頁)

⑮ 発明の名称 多出力DC-DCコンバータ

⑯ 特 願 昭62-304102

⑰ 出 願 昭62(1987)12月1日

⑱ 発 明 者 古 田 政 美 神奈川県川崎市川崎区田辺新田1番1号 富士電機株式会社内

⑲ 出 願 人 富士電機株式会社 神奈川県川崎市川崎区田辺新田1番1号

⑳ 代 理 人 弁理士 山 口 巖

明 細 書

1. 発明の名称 多出力DC-DCコンバータ

2. 特許請求の範囲

1) 直流電源の電圧を第1の開閉手段を介し繰返し開閉してトランスの1次巻線に印加し、前記開閉手段のオフ時に前記トランスの2次巻線に発生する電圧を整流して第1の変換直流電圧を得る第1のDC-DCコンバータと、

前記直流電源の電圧を第2の開閉手段を介し繰返し開閉して第2の変換直流電圧を得る第2のDC-DCコンバータとを備えた多出力DC-DCコンバータにおいて、

少なくとも前記第1の変換直流電圧に第2の変換直流電圧を重ねし、この重ねた電圧を第1の変換直流電圧側の負荷に供給するようにしたことを特徴とする多出力DC-DCコンバータ。

3. 発明の詳細な説明

【産業上の利用分野】

本発明は昇降圧型(フライバック型)DC-DCコンバータ回路(以下フライバック回路とも略

す)と、降圧型(チョップパ型)DC-DCコンバータ回路(以下チョップパ回路とも略す)とを介し、共通の直流電源から複数の直流電圧を得る多出力のDC-DCコンバータに関するもので、

特にフライバック回路における直流電源断続用パワートランジスタの容量を低減し得るようにした多出力DC-DCコンバータに関する。

なお以下各図において同一の符号は同一もしくは相当部分を示す。

【従来の技術】

従来、直流電圧を供給すべき複数の負荷を持つ回路で、一方の負荷側の影響を他方の負荷に与えない場合、回路を各々分離し独立した回路構成をしている。

第2図はこのような要求に応ずる多出力DC-DCコンバータの回路構成図である。同図においてE0は共通の直流電源(または電圧)、RLIは直流電源E0よりいわゆるフライバック型DC-DCコンバータ回路Aを介して直流電圧(負荷電圧)E1を供給される負荷、

RL2は同じく直流電源E0よりB側のいわゆるチョッパ型DC-DCコンバータ回路Bを介して直流電圧E2を供給される負荷である。

一般に入力電源電圧E0の変動巾が広い場合で、その変動範囲内に出力電圧値E1がある場合(即ち $E1 > E0$ にも、 $E1 < E0$ にもなり得る場合、フライバック回路AのようにトランスTを用いて負荷RL1側の電圧を高め得るようにしたフライバック型(昇降圧形)DC-DCコンバータの回路構成になる。即ちQ1は電源電圧E0を繰返し断続してトランスTの1次巻線W1に印加するパワートランジスタ、D1はパワートランジスタQ1のオフ時にトランスTの2次巻線W2に誘起する電圧を整流し直流電圧EAを得る整流ダイオード、L1およびC2、C3はそれぞれこの電圧EAを平滑化して負荷電圧E1とする平滑リアクトルおよび平滑コンデンサである。

他方、入力電源電圧E0の変動範囲より出力電圧値E2が常に低い場合(即ち $E2 < E0$ が保たれる場合)、チョッパ回路Bのようにチョッパ型

(降圧型)DC-DCコンバータの回路構成になる。即ちQ2は直流電源電圧E0を繰返し断続するパワートランジスタで、このトランジスタQ2は平滑リアクトルL2、L3、平滑コンデンサC4、C5を含む負荷側回路に降圧された直流電圧を供給する。なおD2は整流ダイオードである。

【発明が解決しようとする問題点】

しかしながら前記のフライバック回路Aは部品構成が簡単な反面、パワートランジスタQ1の電流 $i1$ が第3図(2)の実線波形11のような三角波形で流れ、その最大電流 $i1\text{ peak}$ が、

$$i1\text{ peak} = 4 \times \frac{1}{E0} \times \frac{W}{\eta}$$

ただし W=出力電力

η =効率

で与えられるため、パワートランジスタQ1には出力容量W1、入力電圧E0によっては、かなり大容量のものを選定する必要がある。またトランスTも100%出力をまかなうため大型化する。従ってフライバック回路Aは高価になっていた。

そこで本発明の目的はフライバック回路の出力電圧と、チョッパ回路の出力電圧との重畳電圧を従来のフライバック回路の負荷に供給するようにした多出力DC-DCコンバータを提供することにより、上記問題点を解決し多出力DC-DCコンバータが簡単に安価となるようにすることにある。

【問題点を解決するための手段】

前記問題点を解決するために本発明の多出力DC-DCコンバータは、「直流電源の電圧(E0など)を第1の開閉手段(パワートランジスタQ11など)を介し繰返し開閉してトランスの1次巻線(W11など)に印加し、前記開閉手段のオフ時に前記トランスの2次巻線(W21など)に発生する電圧を(整流ダイオードD11などを介し)整流して第1の変換直流電圧(EA1など)を得る第1のDC-DCコンバータ(フライバックDC-DCコンバータ回路A1など)と、

前記直流電源の電圧を第2の開閉手段(パワートランジスタQ21など)を介し繰返し開閉して第2

の変換直流電圧(E2など)を得る第2のDC-DCコンバータ(チョッパ型DC-DCコンバータ回路Bなど)とを備えた多出力DC-DCコンバータにおいて、

少なくとも前記第1の変換直流電圧と第2の変換直流電圧との重畳電圧(E1など)を負荷(RL1など)に供給するようにするものとする。

【作用】

本発明はフライバック回路で構成されるDC-DCコンバータの出力をチョッパ回路の出力電圧に重畳させて、負荷に供給し得るようにすることにより、フライバック回路のパワートランジスタおよびトランスの負担を軽減し、低コスト化するものである。

【実施例】

第1図は本発明の1実施例としての回路構成図で、第2図に対応するものである。

第1図においてチョッパ回路Bは降圧型のチョッパ回路で第2図の従来回路と構成方式は全く同じである。ただし第2図のパワートランジスタQ2、

転流ダイオードD2、平滑リアクトルL2、平滑コンデンサC4は第1図ではそれぞれQ21、D21、L21、C41に置換わっている。また新たなフライバック回路A1のトランスT1の一次巻線W11側の構成方式は従来と全く同じである。但し第2図のパワートランジスタQ1は第1図ではQ11に置換わっている。

またトランスT1の2次巻線W21の誘起電圧は新たな整流ダイオードD11で整流されて新たな平滑コンデンサC21の両端には新たな直流電圧EA1を生ずるが、この2次巻線W21の負側と平滑コンデンサ21の負側との交点がチョップ回路Bの出力の正側に接続されている。なお平滑リアクトルL1、平滑コンデンサC3からなる出力フィルタ部は第2図の従来回路と全く同じである。

このように構成すればフライバック回路A1側の負荷RL1に与えられる直流出力電圧E1は、

$$E1 = E2 + EA1$$

となり、従って負荷RL1に与えられるエネルギー中、フライバック回路A1のトランスT1、ト

ランジスタQ11が負担するエネルギー分は直流出力電圧EA1に対応する分だけとなり、トランジスタ電流i11は第3図(4)の破線波形i11のように小さくなり、パワートランジスタQ11は小容量のもので足りる。

他方、負荷RL1に供給されるエネルギーのうち直流出力電圧E2に対応する分は、チョップ回路BのパワートランジスタQ21、平滑リアクトルL21で余分に負担することになるが、この回路のトランジスタQ21の電流i21は、

$$i21 = i0 + iL$$

ただし

i0 : チョップ回路B側からフライバック回路A1側への供給電流、

iL : 負荷RL2の電流

であり、この電流i21は第3図(4)のように負荷電流iLにほぼ等しい波高値の方形波電流で流れるため、フライバック回路AまたはA1のように三角波電流にならず、パワートランジスタQ21としては容量をさほど増加しなくてすむ、すなわち小容

量のトランジスタ定格で足りる。

このようにして第1図の回路は第2図の従来回路に比し安価に構成することができる。

【発明の効果】

この発明によればフライバック型DC-DCコンバータ回路の出力電圧をチョップ型DC-DCコンバータ回路の出力電圧に重畳させ得るようになったので、回路が簡単で低コスト、小形な多出力DC-DCコンバータを構成できる。

4. 図面の簡単な説明

第1図は本発明の1実施例としての構成回路図、第2図は第1図に対応する従来回路図、第3図は第1図、第2図の動作説明用の波形図である。

A1 : フライバック型DC-DCコンバータ回路(フライバック回路)、B : チョップ型DC-DCコンバータ回路(チョップ回路)、E0 : 直流電源(電圧)、E1、E2、EA1 : 直流出力電圧、(E1、E2 : 負荷電圧)、RL1、RL2 : 負荷、Q11、Q21 : パワートランジスタ、D11 : 整流ダイオード、D21 : 転流ダイオード、T1

: トランス、W11 : 1次巻線、W21 : 2次巻線、L1、L21、L3 : 平滑リアクトル、C21、C3、C41、C5 : 平滑コンデンサ。

代理人 山 口 康



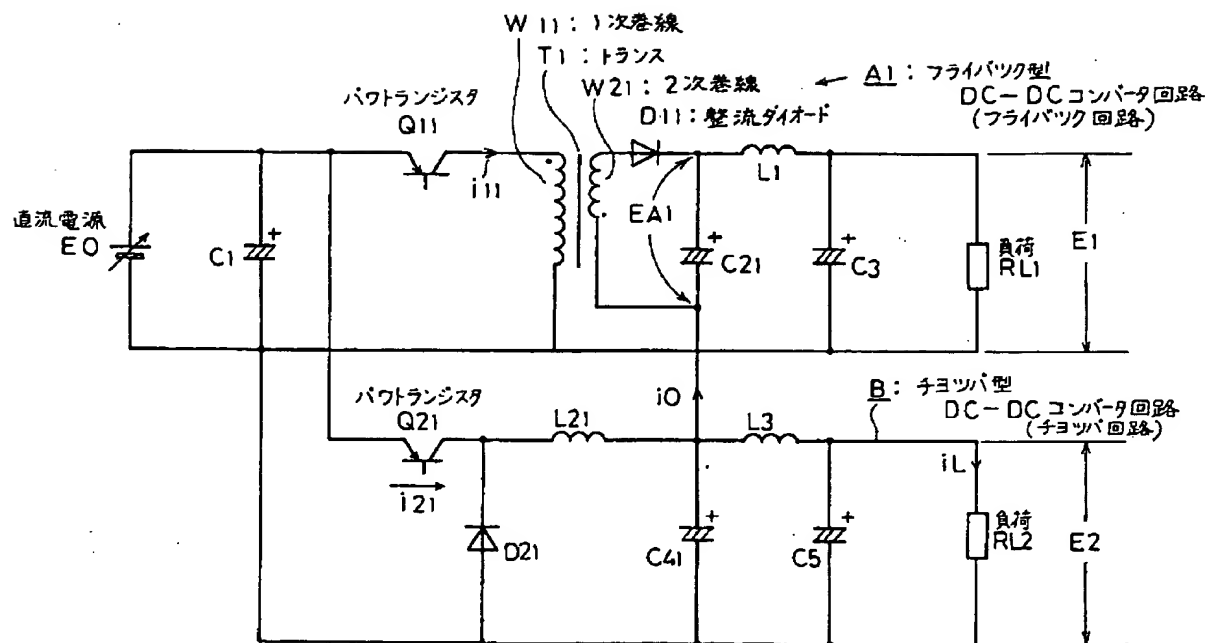
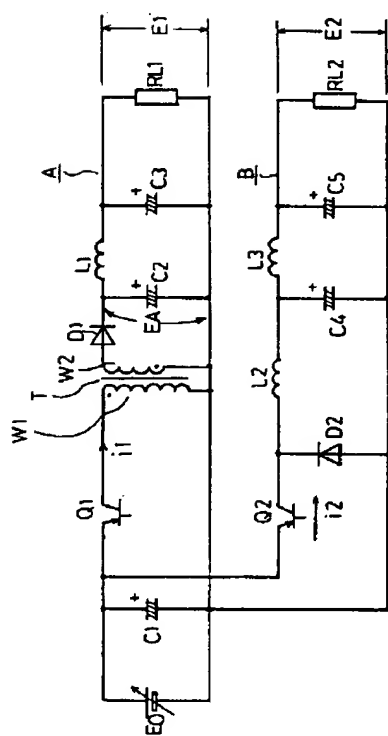
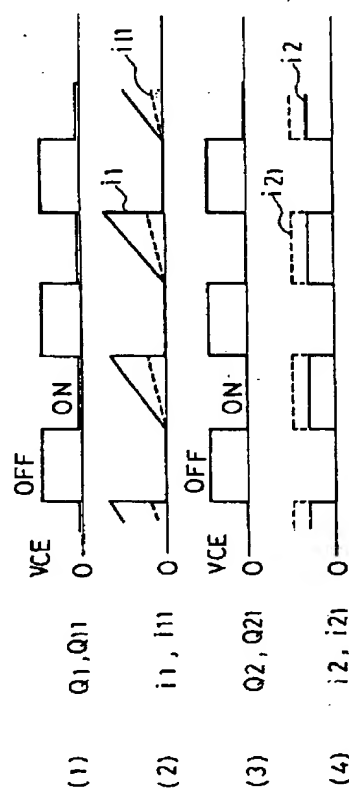


图 1 矛



图乙



方 3 图